PATENT ABSTRACTS OF JAPAN

(11)Publication number:

06-281700

(43) Date of publication of application: 07.10.1994

(51)Int.Cl.

G01R 31/28

G02B 21/00

H01L 21/66

(21)Application number: 05-067720

(22)Date of filing:

(71)Applicant: NIPPON TELEGR & TELEPH CORP <NTT>

26.03.1993

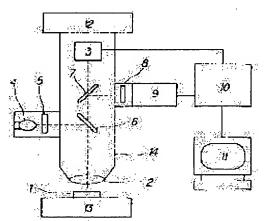
(72)Inventor: UEKI TAKEMI

NAKAJIMA BAN

(54) METHOD AND DEVICE FOR ANALYZING FAULT OF SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To rapidly carry out the narrowing of fault parts, in the fault of a semiconductor device formed by multilayer wiring. CONSTITUTION: The title device comprises a sample stage 13 for placing a semiconductor device 1; a thermotropic liquid crystal applied on the surface of the device 1 and inducing phase transition by temperature change; a microscope 14 in which an emission detecting optical system 2, 3 for detecting weak light from the device 1 and a heat detecting optical system 2, 4, 5, 6, 7, 8, 9 for detecting the phase transition of the thermotropic liquid crystal hold the objective optical system 2 in common; a camera stage 12, supporting the microscope 14 movably in the direction of an optical axis and two-dimensionally movably in a plane vertical to the optical axis, and capable correctly reading the two-dimensional coordinates; an image processor 10 for synthetically processing an emission image and a thermal image obtained by the emission detecting optical system 2, 3 and the heat detecting optical system 2, 4-9, and a previously obtained image of an LSI; and a monitor 11 for displaying an image synthesized by the image processor 10.



(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-281700

(43)公開日 平成6年(1994)10月7日

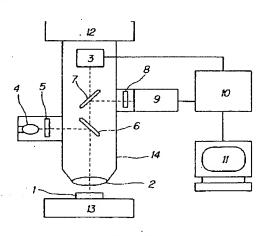
(51)Int.Cl. ⁵		識別記号	庁内整理番号	FΙ	技術表示箇所
G 0 1 R	31/28				
G 0 2 B	21/00		7625-2K		
H01L	21/66	S	7630-4M		
		Т	7630-4M		
			6912-2G	G 0 1 R	31/ 28 H
				審査請求	未請求 請求項の数3 OL (全 6 頁)
(21)出願番号 特顯平5-67720				(71)出願人	000004226
					日本電信電話株式会社
(22)出願日 平成5年(1993)3月26日			₹26日		東京都千代田区内幸町一丁目1番6号
				(72)発明者	植木 武美
特許法第30条第1項適用申請有り 1992年12月11日、社					東京都千代田区内幸町一丁目1番6号 日
団法人電子情報通信学会発行の「電子情報通信学会技術					本電信電話株式会社内
研究報告Vol. 92, No. 374」に発表				(72)発明者	中島蕃
					東京都千代田区内幸町一丁目1番6号 日
					本電信電話株式会社内
				(74)代理人	,

(54)【発明の名称】 半導体装置の故障解析方法及びその故障解析装置

(57)【要約】

【目的】 多層配線によって構成された半導体装置の故障において、故障個所の絞り込みを迅速に行うことを目的とする。

【構成】 半導体装置(1)を載置する試料ステージ(13)と、前記半導体装置(1)の表面に塗布された温度変化により相転移を起こす温度変化型液晶と、前記半導体装置(1)からの微弱光を検出するための発光検出光学系(2,4,5,6,7,8,9)とが対物光学系(2)を共有する顕微鏡と、前記顕微鏡を光軸方向に移動自在及び光軸に対し垂直な応内で二次元的に移動自在及び光軸に対し垂直な座標を正確に読取可能なカメラステージ(12)と、前記発光検出光学系及び発熱検出光学系により得られた発光画像及び発熱画像と、予め取得したLSIのイメージ画像とを合成処理する画像処理装置(10)と、前記画像処理装置により合成された画像を表示するモニタ(11)とから構成される。



発光·発熱統合解析装置

1…LS| 8…偏光フィルター(アナライザー)
2…対物レンズ 9…TVカメラ
3…高感度カメラ 10…画像処理装置
4…発熱観察用光源 11…TVモニタ
5…偏光フィルター(ボラライザー) 12…カメラヘッド・ステージ
6…ハーフミラー 13…試料ステージ
7…ハーフミラー 14…顕微鏡本体

【特許請求の範囲】

【請求項1】 半導体装置表面に温度変化により相転移を起こす温度変化型液晶を塗布する工程と、同一の対物光学系を共有する顕微鏡により前記半導体装置から発生する微弱光の発光個所を検出すると共に前記温度変化型液晶の相転移した発熱個所を検出する工程と、前記顕微鏡を光軸方向に対し垂直な面内で二次元的に移動させて、その二次元的な座標を正確に読み取る工程と、設計データに基づいて前記発光個所及び発熱個所の回路的接続関係を解析する工程とを含むことを特徴とする半導体装置の故障解析方法。

【請求項2】 半導体装置表面に温度変化により相転移を起こす温度変化型液晶を塗布する工程と、同一の対物光学系を共有する顕微鏡により前記半導体装置から発生する微弱光の発光個所を検出すると共に前記温度変化型液晶の相転移した発熱個所を検出する工程と、前記顕微鏡を光軸方向に対し垂直な面内二次元的に移動させて、その二次元的な座標を正確に読み取る工程と、前記発光個所及び発熱個所の回路的接続関係を解析する工程とを含むことを特徴とする半導体装置の故障解析方法。

【請求項3】 半導体装置を載置する試料ステージと、前記半導体装置の表面に塗布された温度変化により相転移を起こす温度変化型液晶と、前記半導体装置からの微弱光を検出するための発光検出光学系及び前記温度変化型液晶の相転移を検出するための発熱検出光学系とが対物光学系を共有する顕微鏡と、前記顕微鏡を光軸方向に移動自在及び光軸に対し垂直な面内で二次元的に移動自在に支持し、その二次元的な座標を正確に読取可能を熱力メラヘッドステージと、前記発光検出光学系及び発熱しまりでで表表により得られた発光画像及び発熱画像と、予め取得したLSIのイメージ画像とを合成処理する画像を現場したLSIのイメージ画像とを合成処理する画像を表現したLSIのイメージ画像とを合成処理する画像を表示するモニタとから構成されることを特徴とする故障解析装置。

【発明の詳細な説明】

[0001]

【産業上の利用分野】本発明は、半導体装置における微小発光及び微小発熱を伴う故障の解析方法及びその解析 装置に関するものである。

[0002]

【従来の技術】半導体装置(LSI)における配線の断線や短絡並びに酸化膜の接合の破壊等による故障は、論理動作の誤動作や電源電流の増大等を引き起こす。これらの故障の中でも、物理的な故障個所と論理的な故障個所が必ずしも一致せず、故障個所の特定が困難な故障の一例としてフローティング・ゲート故障が知られている。

【0003】フローティング・ゲート故障は、信号配線により接続されたMOSトランジスタのゲート電圧が何らかの故障により電源電圧とグランドの中間電圧になる

故障である。ゲート電圧は、信号配線が断線した場合に は配線の浮遊容量とトランジスタの入力ゲート容量で決 定され、電源配線及びグランド配線とのリーク電流発生 による場合にはリーク電流による電圧降下分及び電圧増 加分で決定される。

【0004】この時のゲート電圧が論理レベルの閾値以下である場合には論理的には正常となるが、閾値以上となった場合には半導体装置の論理動作が異常になる故障である。このとき、CMOSインバータには貫通電流が流れ、スタンバイ時の電源電流も増大する。ここで、フローティング・ゲート故障は、信号線の電圧が論理レベルのHi/Lowに固定するまでに数段の回路を経て、故障状態が伝搬する特徴を有するため、故障個所の特定が困難である。従来の故障解析方法としては、次の三つの方式が知られている。

【0005】第一の方法は、ゲート電圧が中間電圧となるために発生するホットエレクトロンによるnMOS及びpMOSトランジスタの発光を検出する方法であるが、発光したトランジスタが故障個所と一致するとは限らない。これは、MOSトランジスタの発光が飽和動作状態でドレイン・ソース間電圧 V_{DS} が高くゲート電圧 V_{C} が閾値 V_{th} 以上の場合にのみ発生するからで、故障個所の前段又は後段に接続されたトランジスタの影響を受けて発光する場合もあるからである。

【0006】第二の方法は、ゲート電圧が中間電圧になるためにCMOSインバータを流れる貫通電流による発熱を、ネマチック液晶の相転移を利用して検出する発熱解析法である。この方法も第一の方法と同様に、発熱しているトランジスタが故障個所と一致するとは限らない。これは、発熱がゲート電圧に依存し、故障個所の前段又は後段に接続されたトランジスタの影響を受けるからである。

【0007】第三の方法は、電子ビームテスタを用いて信号配線の電圧を測定する方法である。この方法は、半導体装置を論理的に動作させた状態で、回路ノードに電子ビームを照射し、その際の二次電子検出量から当該ノードの電圧を測定する方法である。しかし、電子ビームテスタによる電圧測定は、表面パシベーション膜と層間膜により電圧測定精度が低下し、下層配線の電圧測定は不可能であり、多層配線を用いたVLSIには適用できない。また、回路が動作しない直流バイアス状態では、電圧が測定できない制約がある。

【0008】このように、高密度化された半導体装置では多層配線の使用が不可欠となり、従来の第三の方法では解析不可能である。また、第一、第二の方法は、それぞれ単独では故障個所の特定に限界がある。

[0009]

【発明が解決しようとする課題】本発明は、上記従来技術に鑑みてなされたものであり、多層配線によって構成された半導体装置の故障において、故障個所の絞り込み

を迅速に行う解析方法及びその解析装置を提供すること を目的とする。

[0010]

【課題を解決するための手段】斯かる目的を達成する本発明の半導体装置の故障解析方法は、半導体装置表面に温度変化により相転移を起こす温度変化型液晶を塗布する工程と、同一の対物光学系を共有する顕微鏡により前記半導体装置から発生する微弱光の発光個所を検出すると共に前記温度変化型液晶の相転移した発熱個所を検出する工程と、前記顕微鏡を光軸方向に対して垂直な面内において二次元的に移動させて、その二次元的な座標を正確に読み取る工程と、設計データに基づいて前記発光個所及び発熱個所の回路的接続関係を解析する工程とを含むことを特徴とする。

【 0 0 1 1 】上記目的を達成する本発明の半導体装置の 故障解析方法は、半導体装置表面に温度変化により相転 移を起こす温度変化型液晶を塗布する工程と、同一の対 物光学系を共有する顕微鏡により前記半導体装置から発 生する微弱光の発光個所を検出すると共に前記温度変化 型液晶の相転移した発熱個所を検出する工程と、前記顕 微鏡を光軸方向に対し垂直な面内二次元的に移動させ て、その二次元的な座標を正確に読み取る工程と、前記 発光個所及び発熱個所の回路的接続関係を解析する工程 とを含むことを特徴とする。

【0012】上記目的を達成する本発明の故障解析装置は、半導体装置を載置する試料ステージと、前記半導体装置の表面に塗布された温度変化により相転移を起こす温度変化型液晶と、前記半導体装置からの微弱光を検出するための発光検出光学系及び前記温度変化型液晶の相転移を検出するための発熱検出光学系とが対物光学系を共有する顕微鏡と、前記顕微鏡を光軸方向に移動自在に支持し、その二次元的な座標を正確に読取可能なカメラへッドステージと、前記発光検出光学系及び発熱検出光学系とが対象光学系により得られた発光画像及び発熱画像と、予め取得したLSIのイメージ画像とを合成処理する画像処理装置と、前記画像処理装置により合成された画像を表示するモニタとから構成されることを特徴とする。

[0013]

【実施例】以下、本発明について、図面に示す実施例を参照して詳細に説明する。図1に本発明の発光・発熱統合解析装置の構成図を示す。同図に示すように、顕微鏡本体14の直下には試料ステージ13が設置されると共にこの顕微鏡本体14内には対物レンズ2、ハーフミラー6,7及び図示しない微弱光検出器を内蔵する高感度TVカメラ3が下から順に配設されている。試料ステージ13に載置される半導体装置1は、バイアスを印加することにより微弱発光する故障個所を備えるものとし、半導体装置表面には温度変化型の液晶、例えば、ネマチック液晶を予め薄く塗布しておく。ネマチック液晶は、

バイアス印加によりリーク電流が発生して発熱すると相変化を起こす。

【0014】顕微鏡本体14は、カメラヘッドステージ12により、光軸方向に対して移動可能、且つ、光軸に対し垂直な面内で二次元的に移動可能に保持されている。カメラヘッドステージ12には、顕微鏡本体14を光軸に対して垂直な面内で二次元的に移動させるためのパルスモータ(図示省略)等が付属しており、パルスモータのパルス数に基づいて二次元的な座標が読取可能である。顕微鏡本体14内において、ハーフミラー6、7はそれぞれ光軸方向に対して45度傾斜して配置され、ハーフミラー6の図中左側方の顕微鏡本体14には、偏光フィルター(ポラライザー)5、発光観察用光源4が取り付けられる一方、ハーフミラー7の図中右側方の顕微鏡本体14には偏光フィルター(アナライザー)8、TVカメラ9が取り付けられている。

【0015】従って、発光解析時に、半導体装置1にバイアスを印加すると、故障個所から発生した微弱発光は、対物レンズ2を経た後、ハーフミラー6,7を透過して、高感度カメラ3に到達し、発光画像として画像処理装置10~出力される。一方、発熱解析時に、発熱解析用光源4から出力された照明光は偏光フィルタ5を透過し、ハーフミラー6で屈折し、対物レンズ2を経て半導体装置1表面に照射され、半導体装置1表面からの反射光はハーフミラー6を透過し、ハーフミラー7で屈折し、偏光フィルター8を経てTVカメラ9に到達し、発熱画像として画像処理装置10~出力される。

【0016】ここで、半導体装置1表面に塗布されたネマチック液晶は、バイアス印加によって発生したリーク電流により発熱個所で相転移するため、ハーフミラー8を経てTVカメラ9で観察すると、発熱個所が暗い領域として観察される。画像処理装置10は、高感度TVカメラ3、TVカメラ9により撮影された発光画像及び発熱画像と、予め取得したLSIのイメージ画像とを合成処理し、その結果をTVモニタ11上に表示する。TVモニタ11上で発光画像及び発熱画像を観察し、カメラヘッドステージ12により顕微鏡本体14を二次元的に移動させることによって、発光・発熱個所の座標は、カメラヘッドステージ12により顕微鏡本体14を二次元的に移動させることによって、発光・発熱個所の座標は、カメラヘッドステージ12により正確に読取可能である。マスク、回路情もとなる。発光・発熱個所の座標は、カメラヘッによりによりにより上SIのイメージ画像を取得しても良いが、設計データにより上SIのイメージ画像を取得しても良いが、設計データは必ずしも必要ではない。

【0017】本実施例の発光・発熱統合解析装置では、 半導体装置1からの発光を検出するための発光検出用光 学系(対物レンズ2、高感度カメラ3)と、半導体装置 1からの発熱を検出するための発熱検出用光学系(対物 レンズ2、発光観察用光源4、偏光フィルター5、ハー フミラー6,7、偏光フィルター8、TVカメラ9)と は、顕微鏡本体14内において対物光学系(対物レンズ 2)を共有しているため、発光、発熱個所の関連が共通 座標上において解析可能となる。

【0018】また、半導体装置1に対する発光検出用光学系、発熱検出用光学系の位置はカメラヘッドステージ12と試料ステージ13を併用することにより、共通座標上で同時に調整可能となる。このように、故障個所を座標で追跡することは、レイアウト・パターン等の設計データの支援や他の解析手段との連携を図る上でも有効な手法となる。

【0019】本発明の発光・発熱統合解析法では、予め CMOSトランジスタの発光条件及び発熱条件と共に論 理回路の動作状態を把握しておく必要がある。ここで は、半導体装置の中で多用されるCMOSインバータ回 路の多段接続で発生したフローティング・ゲート故障を 例に説明する。

【0020】図2に電源電圧 $V_{\rm DD}$ が3.3 $V_{\rm OM}$ 合のCMOSインバータの伝達特性 $V_{\rm in}$ - $V_{\rm out}$ を示すように、 $V_{\rm in}$ =1.4 $4V_{\rm out}$ に、 $V_{\rm out}$ - $V_{\rm in}$ となり、インバータの多段接続では故障が無限に伝達することになる。しかし、実際には伝達特性が急峻であるため、やがて $V_{\rm in}$ -1.5 $V_{\rm in}$ -1.4 $V_{\rm in}$ -1.5 $V_{\rm in}$ -1.4 $V_{\rm in}$ -1.5 $V_{\rm in}$ -1.5 $V_{\rm out}$ - $V_{\rm out}$ - $V_{\rm out}$ - $V_{\rm in}$ -1.5 $V_{\rm in}$ - $V_{\rm out}$ - $V_{\rm out}$ - $V_{\rm in}$ - $V_$

【0021】図3(a)(b)にnMOS及びpMOSトランジスタのドレイン・ソース間電圧 V_{DS} とゲート電圧 V_{G} で発光領域を示す。ホットエレクトロンによる発熱は、トランジスタの飽和動作領域でトランジスタのゲート電圧 V_{G} が閾値 V_{th} 以上の領域で発生し、その発光量はゲート電圧 V_{G} が閾値 V_{th} に近いほど大きい。図 v_{th} 2、図 v_{th} 3、 v_{th} 4、 v_{th} 6、 v_{th} 7、 v_{th} 8、 v_{th} 9、 v_{th} 9 v_{th}

【0022】一方、図4にインバータの貫通電流とn M O S 及びp M O S トランジスタそれぞれのドレイン・ソース間電圧 V_{DS} から計算される消費電力 P_n , P_p の V_{in} 依存性を示す。発熱量は消費電力に比例するので、n M O S では V_{in} = 1.3 V_{in} を V_{in} を V_{in} の S では V_{in} を V_{in} を V_{in} を V_{in} の V_{in} を V_{in} を V_{in} を V_{in} の V_{in} を V_{in} を V_{in} の V_{in} の V_{in} を V_{in} と V_{in} を V_{in} と V_{in} を V_{in} と V_{in} を V_{in} と V_{in} と

付近に不感領域があり、発熱解析では検出領域が狭く、

また、検出感度が相対的に低い。そこで、発光・発熱解析を統合することにより、フローティング・ゲートとなったインバータを $V_{in}=0$. $5\,V\sim2$. $7\,V$ の広範囲な動作領域を解析でき、故障個所を迅速に絞り込むことにより、物理的な故障個所の特定が容易となる。また、発光・発熱統合解析法ではステージ座標が共通となるため、設計データを基にした発光個所と発熱個所の回路的な接続関係を解析することが極めて容易となる。

【0024】尚、上記実施例においては、インバータ多段接続について説明したが、インバータ以外の論理回路においても回路動作解析とMOSトランジスタ個々の発光・発熱条件を考慮すれば、本発明を適用することができる。更に、フローティング故障以外の故障についても、発光解析と発熱解析を統合して行うことによって、故障個所の特定を迅速に行うことが可能となる。

[0025]

【発明の効果】以上、実施例に基づいて具体的に説明したように、本発明の半導体装置の故障解析方法及びその解析装置によれば、CMOSのフローティング・ゲート故障のように、物理的な故障個所と論理的な故障個所が必ずしも一致せず、故障個所の特定が困難な故障に対して、MOSトランジスタの発光条件及び発熱条件を基にし、発光・発熱個所の検出結果から回路動作状態を解析することによって故障個所を特定し、物理的な故障領域を効率的に絞り込むことができる。

【図面の簡単な説明】

【図1】本発明の一実施例に係る発光・発熱統合解析装置の概略図である。

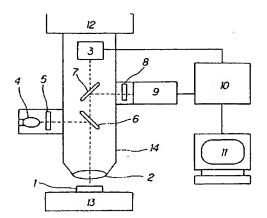
【図2】CMOSインバータの伝達特性を示すグラフである。

【図3】同図(a)(b)はMOSトランジスタの発光 特性を示すグラフである。

【図4】 CMOSインバータ消費電力特性図である。 【符号の説明】

- 1 半導体装置(LSI)
- 2 対物レンズ
- 3 高感度カメラ
- 4 発熱観察用光源
- 5 偏光フィルター (ポラライザー)
- 6 ハーフミラー
- 7 ハーフミラー
- 8 偏光フィルター (アナライザー)
- 9 TVカメラ
- 10 画像処理装置
- 11 テレビモニタ
- 12 カメラヘッド・ステージ
- 13 試料ステージ
- 14 顕微鏡本体

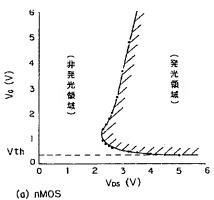
【図1】

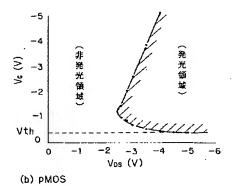


発光·発熱統合解析装置

8…儋光フィルター(アナライザー) 1 ... L S I 2…対物レンズ 9…TVカメラ 10…画像処理装置 3…哀感度カメラ 4 ···発熱観察用光源 11-TVE=9 5…偏光フィルター(ポラライザー) 12…カメラヘッド・ステージ 6…ハーフミラー 7…ハーフミラー 13…試料ステージ 14…頭微鏡本体

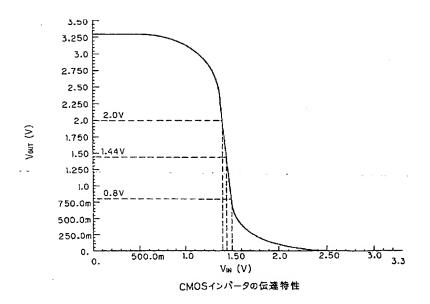
【図3】



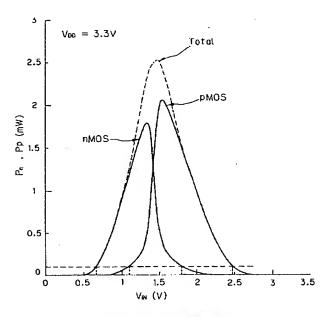


MOSトランジスタの発光特性

【図2】



[図4]



CMOSインバータ消費電力特性